

ЭВОЛЮЦИЯ ШИН РАСШИРЕНИЯ. СРАВНИТЕЛЬНЫЙ АНАЛИЗ ПАРАЛЛЕЛЬНОЙ И ПОСЛЕДОВАТЕЛЬНОЙ АРХИТЕКТУР ПОСТРОЕНИЯ ШИН. СОВРЕМЕННЫЕ ПОСЛЕДОВАТЕЛЬНЫЕ ШИНЫ И ИХ ХАРАКТЕРИСТИКА.

Фарков М.А.

**Научный руководитель — кандидат технических наук, доцент Серёдкин В.Г.
Сибирский федеральный университет**

В истории развития шин расширения или системных шин, принято выделять три основных этапа – три поколения. В свою очередь, каждое поколение включает в себя достаточно большое количество разнообразных модификаций, ответвлений и спецификаций. Во вступительной части я отвечаю на два основных вопроса: «С чего всё началось?» и «Как это было?».

Год 1981-й, компания IBM выпускает в продажу первый массовый персональный компьютер IBM PC, основанный на процессоре i8088. Именно в состав этого компьютера входил первый представитель первого поколения системных шин: шина ISA (*Industry Standard Architecture*). Она имела 62 контакта, 8 из которых использовались для передачи данных, 20 - для передачи адреса, а остальные - для управляющих сигналов и питания. Пропускная способность шины составляла 1,2Мбайт/сек, а тактовая частота – 4,77МГц.

Так было положено начало первому поколению шин расширения. Через три года (1984 г.) в компьютерах IBM PC/AT (*Advanced Technology*) появляется шестнадцатиразрядная версия шины ISA – шина ISA16, полностью совместимая с восьмиразрядной версией.

Затем, стремление компании IBM монополизировать рынок приводит к расколу на два конкурирующих стандарта. MCA (*Micro Channel Architecture*) – закрытый стандарт, разработанный IBM с целью вытеснить конкурентов, не совместимый с ISA. И «ответный удар» группы компаний (Compaq, Epson, Hewlett-Packard, NEC) - ISA-совместимая шина EISA (*Extended ISA*). Разрядность шин была поднята до 32 бит. Пропускная способность MCA составила 20Мбайт/сек, а EISA – 33 Мбайт/сек.

И возможно компьютерный мир так и жил бы по двум конкурирующим стандартам, но в расстановку сил вмешалась Intel, которая в 1992 г. перевела мир шин расширения во второе поколение, представив спецификацию 1.0 новой шины – шину PCI (*Peripheral Components Interconnect*), которая была 32х разрядной, работала на частоте 33 МГц и имела пропускную способность 133Мбайт/сек. Кроме этого Intel запатентовала PCI и сделал стандарт общедоступным, а также основала консорциум PCI-SIG (*PCI Special Interest Group*) для дальнейшего продвижения и развития шины. Всё это послужило причиной быстрого замещения шины ISA шиной PCI и последующего бурного развития последней.

Однако, в своей основе все последующие спецификации PCI, а также различные ответвления (например, GP), носили экстенсивный характер. Производительность возросла за счёт увеличения тактовой частоты и разрядности. Качественные попытки улучшения были сделаны в шинах PCI-X, которые использовали технологии DDR (*Double Data Rate*) и QDR (*Quadra Data Rate*), но особой популярности они не снискали.

Дальнейший «разгон» параллельных шин по частоте влечёт за собой усложнение механизмов синхронизации, а увеличение разрядности – удорожание и усложнение разводки проводников на печатной плате. К тому же, стремительное развитие компо-

нентов компьютеров поставило крест на улучшении шин путём простого увеличения частоты и разрядности. Индустрии требовался качественно новый подход к проектированию шин расширения.

Результатом поиска этого «качественно нового подхода» стал переход на шины расширения третьего поколения. Новатором в этой области стала PCI-SIG, которая предложила архитектуру шины PCI Express (PCIe).

Что же нового было внесено в разработку шин расширения? Собственно, идеи, в рамках общей тенденции проектирования различных интерфейсов, не были новыми, а вот для шин расширения – это был качественный скачок вперёд, причём более значимый, чем при переходе от ISA к PCI.

Если взглянуть на тенденции развития всевозможных интерфейсов (рисунок 1), то нетрудно проследить путь, по которому идёт «шиностроение».

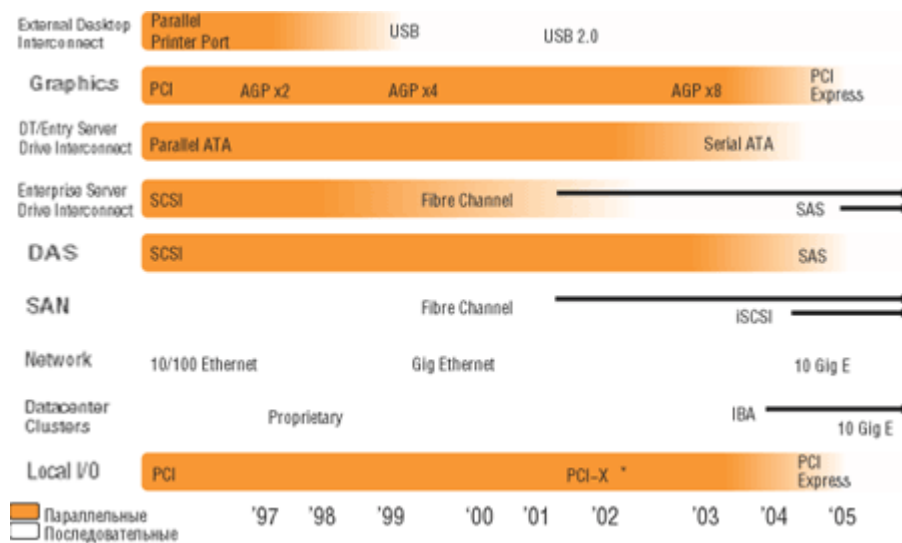


Рис. 1. Переход с параллельных на последовательные шины данных

Конечно, имеется в виду отказ от параллельных архитектур и переход к последовательным. Сначала свои позиции сдаёт LPT, «свергнутый» USB, затем, мы избавляемся от раскидистых шлейфов IDE интерфейсов, заменённых аккуратными и тоненькими SATA. Кроме того, «параллельность» теряет один из самых древнейших интерфейсов SCSI, становясь Serial Attached SCSI (SAS). И вот пробил час PCI.

Повсеместный переход с параллельных на последовательные интерфейсы обусловлен рядом значительных преимуществ последних. Да, организовать работу устройств с параллельными интерфейсами значительно проще, грубо говоря, всегда известно от какого контакта чего ожидать. Да, процессору из-за своей внутренней организации в принципе удобнее обрабатывать параллельные данные. Но, далее идёт много различных «но», которые делают последовательные интерфейсы более «привлекательными» для разработчиков. Прежде всего, их большой масштабируемый потенциал на высоких частотах. Для параллельных интерфейсов повышение частот чревато неоправданно-высоким повышением латентности. Кроме того, последовательные интерфейсы физически меньше, откуда следует, что при использовании параллельных шин на печатной плате нужно «развести» гораздо больше проводников, общая длина которых должна быть в пределах определённой погрешности одинаковой. Естественно, это не значит, что при изготовлении проводников для последовательных интерфейсов не требуется выдерживать равенство длин, но «аккуратно» развести плату гораздо проще с их меньшим количеством. Компактное размещение проводников в параллельных шинах

приводит к увеличению паразитных ёмкостей, что опять же говорит за использование последовательных интерфейсов, где свободного пространства больше и ёмкости можно уменьшить. Помимо этого, в различных последовательных интерфейсах (и PCIe не является исключением) реализована технология LVDS (*low-voltage differential signaling*), которая позволяет уменьшать шумы и искажения в линиях, осуществлять контроль сигнала на электрическом уровне, а также, как следует из названия, работать с низкими значениями напряжения.

Логичным возражением против использования последовательных интерфейсов является сложность работы с передаваемой информацией, что, в общем-то, достаточно справедливо, так как информация передаётся блоками, без дробления на данные, адреса и служебную информацию (речь идёт о физическом уровне). Это, в свою очередь, требует реализацию более интеллектуальных контроллеров последовательных шин. Но, из чисто финансовых соображений, реализация «на кремнии» предпочтительнее для разработчиков, чем разводка большого числа проводников и золоченых контактов.

Таким образом, из всего выше сказанного преимущества последовательных интерфейсов становятся очевидными. По факту, последними «непокоренными вершинами» для последовательных архитектур до недавнего времени оставались шины памяти и процессорные шины. «Бастион» последних пошатнулся ещё при выходе Hyper Transport (процессорная шина для AMD) и был окончательно разрушен QPI (*Quick Path Interconnect*), которую использует Intel в своих самых производительных решениях на архитектуре Nehalem (процессоры Core i7).

Очевидно, руководствуясь схожими доводами, PCI-SIG предложили архитектуру новой шины. Шины, которая на данный момент полностью соответствует требованиям скоростных периферийных устройств. Шины, которая является безусловным стандартом для подключения плат расширения в современных персональных компьютерах. Шины, которая и по сей день находится в развитии, демонстрируя свои огромные возможности и мощный потенциал. Речь, конечно, идёт о шине расширения третьего поколения – шине PCI Express.

Интерфейс PCI Express был предложен в 2002 г. Разработчикам удалось собрать воедино преимущества последовательной архитектуры построения шин, наработок в области создания ЛВС (Локальные Вычислительные Сети) на Ethernet, а также присоединить к этому опыт предыдущих поколений. В итоге мы получили прекрасно масштабируемый, помехозащищённый, высокочастотный и высокоскоростной интерфейс, который на момент подготовки данного материала развит до версии 2.1.

В PCI Express используется дифференциальная передача сигналов по симплексным каналам в два направления на частоте 5ГГц со скоростью 4Гбит/сек на канал. При этом обеспечивается помехозащищённое кодирование, пакетная передача данных, работа с трафиком, а также полная совместимость с более ранними спецификациями PCI Express и программная совместимость с PCI.

Стоит отметить, что в разработке находится новая спецификация 3.0, появление которой ожидается во второй половине 2010 года. Новая спецификация несёт в себе очередное увеличение пропускной способности, частоты и добавления новых типов связей для передачи информации. При этом разработчиками заявлена полная совместимость с предыдущей спецификацией.

Упоминание о PCI Express невозможно без освещения «конкурента» - шины HyperTransport. Основные сведения по этим шинам (в последних «ипостасях») приведены в таблице 1.

Параметр	HyperTransport 3.x	PCI Express 2.x
Параллельная/Последовательная	Последовательная	Последовательная
Синхронная/Асинхронная	Асинхронная	Асинхронная
Тип передачи (физически)	Двойная симплексная	Двойная симплексная
Тип передачи (логически)	Пакетная	Пакетная
Адресация	64 битная	32 и 64 битная
Пропускная способность на линию	6.4Гбит/сек	10Гбит/сек
Максимальная пропускная способность	51,2Гбайт/сек	32Гбайт/сек
Частота работы шины	3.2ГГц	5ГГц
DDR	Присутствует	Отсутствует
Настройка частоты «на лету»	Присутствует	Отсутствует
«Горячее» подключение	Присутствует	Присутствует
Открытый/Закрытый стандарт	Открытый	Открытый

Таблица 1. Сравнительная таблица шин HyperTransport 3.x и PCI Express 2.x

Откуда можно сделать вывод о значительной схожести использованных решений. Главное, что объединяет эти две шины, – положенная в основу последовательная архитектура. Также из таблицы видно, что HyperTransport обгоняет PCI Express в плане пропускной способности, при чём используется меньшая тактовая и более «интеллектуальная» технология – DDR. И, казалось бы, этот стандарт должен доминировать, но время и история рассудили иначе.

После анализа современного состояния рынка персональных компьютеров и уровень использования описанных интерфейсов, становится очевидным доминирование шины PCI Express как шины расширения третьего поколения. Она применяется для подключения дискретных видеокарт компаний NVIDIA и AMD и для подключения прочей менее скоростной периферии, полностью сведя на нет все попытки HyperTransport как-то проявить себя на этом поприще.

Сложно сделать однозначный вывод о причинах столь незавидной участи мощного интерфейса. Возможно, причиной тому стала неостребованность слишком высоких скоростей HyperTransport. Сейчас HyperTransport выполняют роль шины для процессоров AMD и связывает их с системной логикой от NVIDIA.

Таким образом, мы приходим к выводу, что на современном этапе развития шин расширения HyperTransport нельзя считать конкурентом шины PCI Express. Каждая шина заняла свою нишу, в которой и работает по сей день, что, по нашему мнению, является наилучшим вариантом. Кроме того, следует учесть тот факт, что оба интерфейса активно развиваются, и однозначно предсказать, что от них ожидать - сложно. Ясно только одно - последовательные архитектуры, а также отказ от параллельных архитектур в «чистом» виде, являются основными направлениями для развития вычислительной техники на ближайшее будущее.