

## МИКРОПРОЦЕССОРЫ И ЦИФРОВЫЕ УСТРОЙСТВА

Карабан И.С., Туренко К.С., Балашков К.Е.

*Сибирский федеральный университет*

Цифровая часть устройства состоит из микропроцессора К1810ВМ86; постоянного запоминающего устройства, ориентировочный размер которого должен быть 2 килобайта – К556РТ18; генератора тактовых импульсов К1810ГФ84; регистра защелки адреса КР580ИР82 и шинформирователя КР580ВА86.

Объем памяти ПЗУ взят с избытком для того, чтобы обеспечить дальнейшее усовершенствование и модернизацию устройства.

В функции микропроцессорного блока входит вывод импульса запуска для АЦП и преобразование двоичного кода, поступающего с АЦП, в код для семисегментного индикатора. В связи с тем, что объем памяти, требуемый для хранения переменных, небольшой, то их можно хранить в регистрах микропроцессора. В этом случае нет необходимости в использовании микросхем ОЗУ.

Вывод данных на семисегментный индикатор можно обеспечить при помощи контроллера клавиатуры и индикации КР580ВВ79.

Семисегментный четырехразрядный индикатор с десятичной точкой АЛС 324Б.

Для преобразования аналогового сигнала в двоичный код можно применить 16-ти разрядный параллельный АЦП ADS8401.

Для регистрации веса используется тензодатчик SCAIME BE с пределом измерения веса 1 кг, крутизна выходного напряжения  $S = 1,1$  мВ/г.

Структурная схема разрабатываемого устройства приведена на рисунке 1

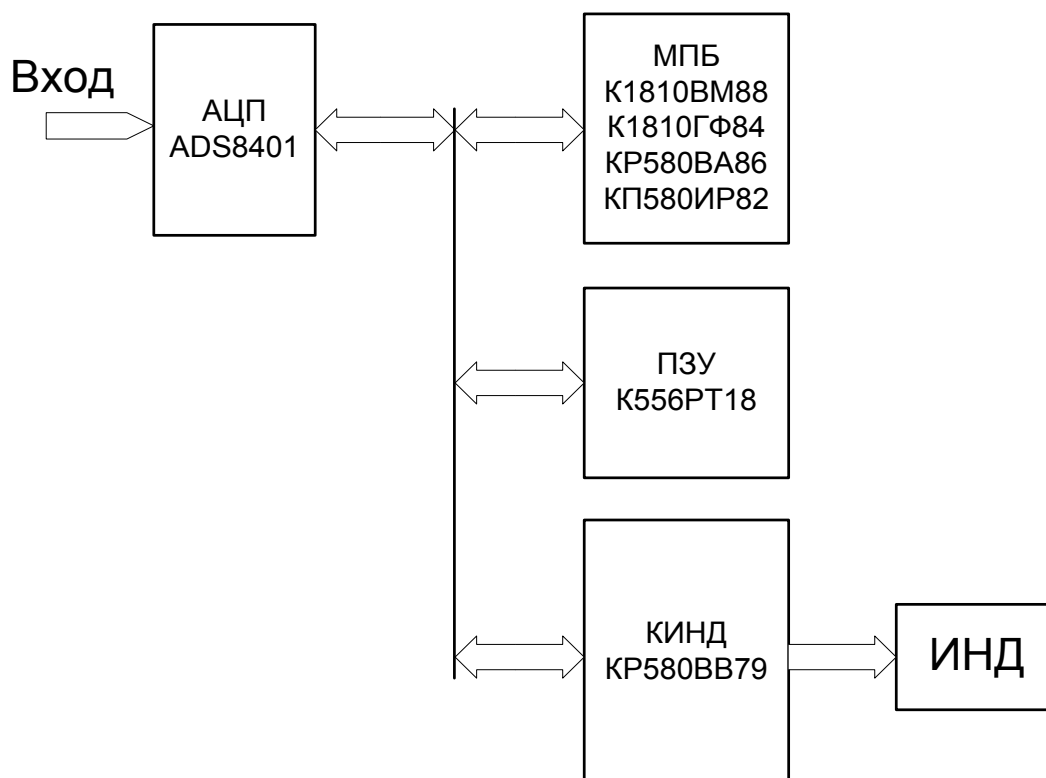


Рис. 1. Структурная схема цифровой части весов

Далее сделаем описание принципиальной схемы.

Так как микропроцессорный блок содержит один процессор и небольшое число периферийных устройств, а задачи микропроцессора не требуют высокого быстродействия, то процессор K1810BM88 можно использовать в минимальном режиме (вход  $M/MX = 1$ ). Так как в данной схеме не используются прерывания микропроцессора, на входы INT и NMI должен быть подан логический ноль для предотвращения ложного запроса прерывания. Также вход HOLD должен находиться на нулевом потенциале, так как в данном устройстве не используется режим ПДП.

На входы  $\overline{RST}$ ,  $CLK$ ,  $RDY$  поступают сигналы сброса, тактовых импульсов и готовности с генератора K1810ГФ84.

Режим работы генератора тактовых импульсов – формирование сигналов от внутреннего генератора ( $F/C = 0$ ). Тактовая частота на выходе  $F_{CLK} = F_{KB} / 3$  (4 МГц при частоте кварца 12 МГц).

Вход  $\overline{TST}$  микропроцессора подключен к выходу  $\overline{BUSY}$  АЦП для сообщения о завершении преобразования аналогового сигнала.

Демультимплексирование шины адреса и данных, буферизация шины данных обеспечивается регистром KP580ИР82 и шиноформирователем KP580ВА86.

В данной схеме для простоты реализации используется разделенный метод адресации, следовательно, необходимо из сигналов  $\overline{RD}$ ,  $\overline{WR}$ ,  $IO/\overline{M}$  (чтение, запись, внешнее устройство / память) сформировать сигналы  $\overline{MR}$ ,  $\overline{IOR}$ ,  $\overline{IOW}$  (чтение памяти, чтение внешнего устройства, запись ВУ).

Данная функция реализуется на 7 элементах ИЛИ-НЕ – 2 микросхемы KP1533ЛЕ1 по 4 логических вентиля в каждой.

2 килобайта памяти ПЗУ K556PT18 подключаются к 11 адресным шинам A0-A10 микропроцессорного блока. Шина данных ПЗУ к соответствующим линиям шины данных микропроцессорного блока. Инверсный вход  $\overline{CS1}$  ПЗУ подключается к выводу  $\overline{MR}$ , на остальные выходы  $CS2$ ,  $CS3$  подается логическая единица.

Так как контроллер KP580BB79 используется только для вывода данных на индикатор, на входы RET0-RET7 должен быть подан логический ноль. Шина данных микроконтроллера подключена к шине данных микропроцессорного блока. Также на микроконтроллер приходят сигналы  $\overline{IOR}$ ,  $\overline{IOW}$ ,  $CLK$ ,  $\overline{RST}$ . Вход выбора регистра команд и регистра данных A0 подключен к линии адреса A0, а вход выбора микросхемы  $\overline{CS}$  к линии A6 шины адреса.